

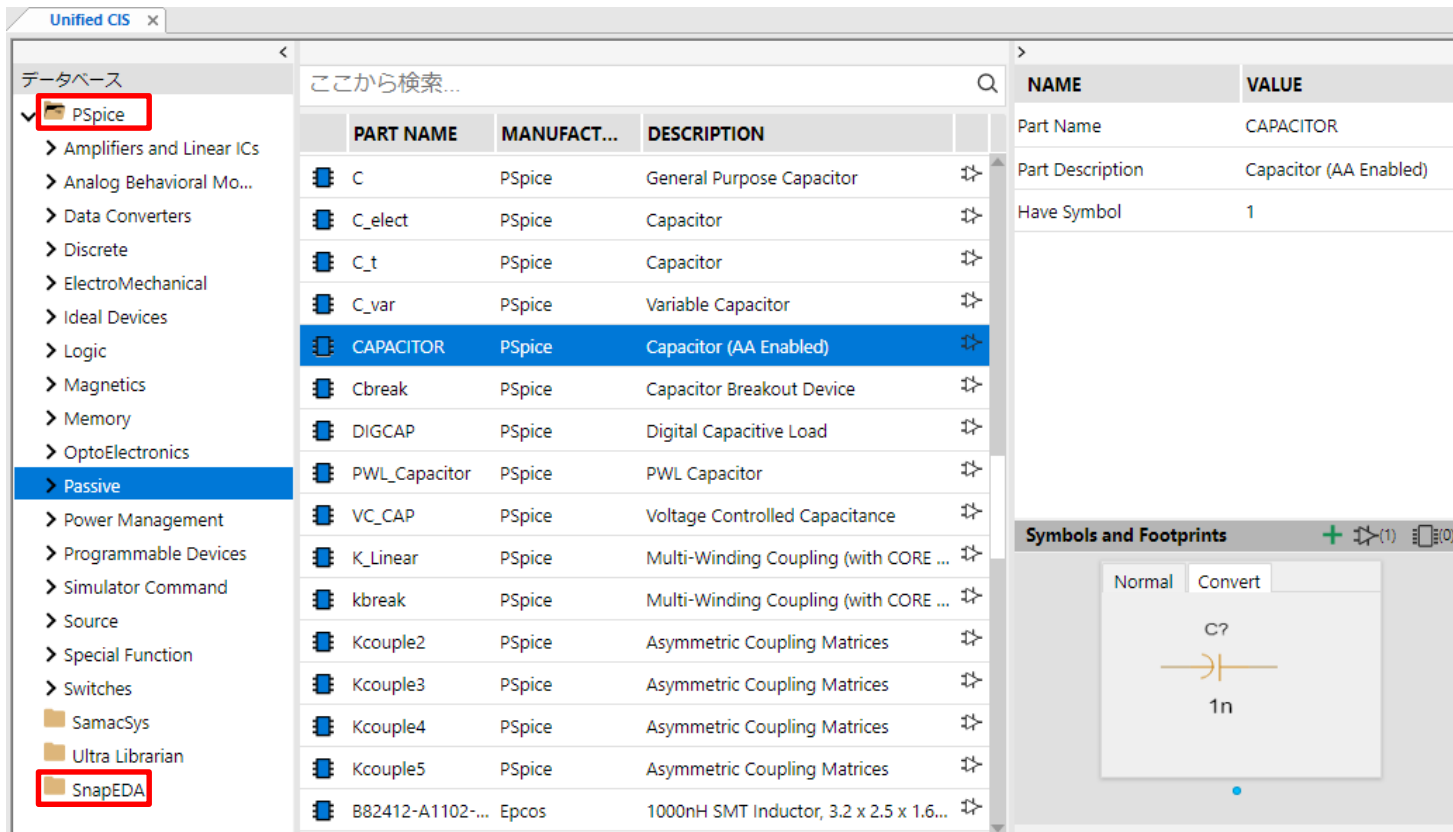
OrCAD R22.1 Update情報

イノテック株式会社
ICソリューション本部
2023年7月



【Capture】

- ・R17.4から搭載されたWebパーツ検索機能が進化し、OrCAD にデフォルトで収納されているPSpiceパーツが配置可能なユニファイドCISとなりました。
- ・検索サイトに **SnapEDA** が追加され、従来のSamacSysとUltra Librarianの3つのWebサイトからパーツ検索が可能となりました。



The screenshot displays the Unified CIS interface. On the left, a tree view shows the 'データベース' (Database) structure, with 'PSpice' and 'SnapEDA' highlighted in red boxes. The main area shows a search results table for 'ここから検索...' (Search from here...).

PART NAME	MANUFACT...	DESCRIPTION
C	PSpice	General Purpose Capacitor
C_elect	PSpice	Capacitor
C_t	PSpice	Capacitor
C_var	PSpice	Variable Capacitor
CAPACITOR	PSpice	Capacitor (AA Enabled)
Cbreak	PSpice	Capacitor Breakout Device
DIGCAP	PSpice	Digital Capacitive Load
PWL_Capacitor	PSpice	PWL Capacitor
VC_CAP	PSpice	Voltage Controlled Capacitance
K_Linear	PSpice	Multi-Winding Coupling (with CORE ...
kbreak	PSpice	Multi-Winding Coupling (with CORE ...
Kcouple2	PSpice	Asymmetric Coupling Matrices
Kcouple3	PSpice	Asymmetric Coupling Matrices
Kcouple4	PSpice	Asymmetric Coupling Matrices
Kcouple5	PSpice	Asymmetric Coupling Matrices
B82412-A1102-...	Epcos	1000nH SMT Inductor, 3.2 x 2.5 x 1.6...

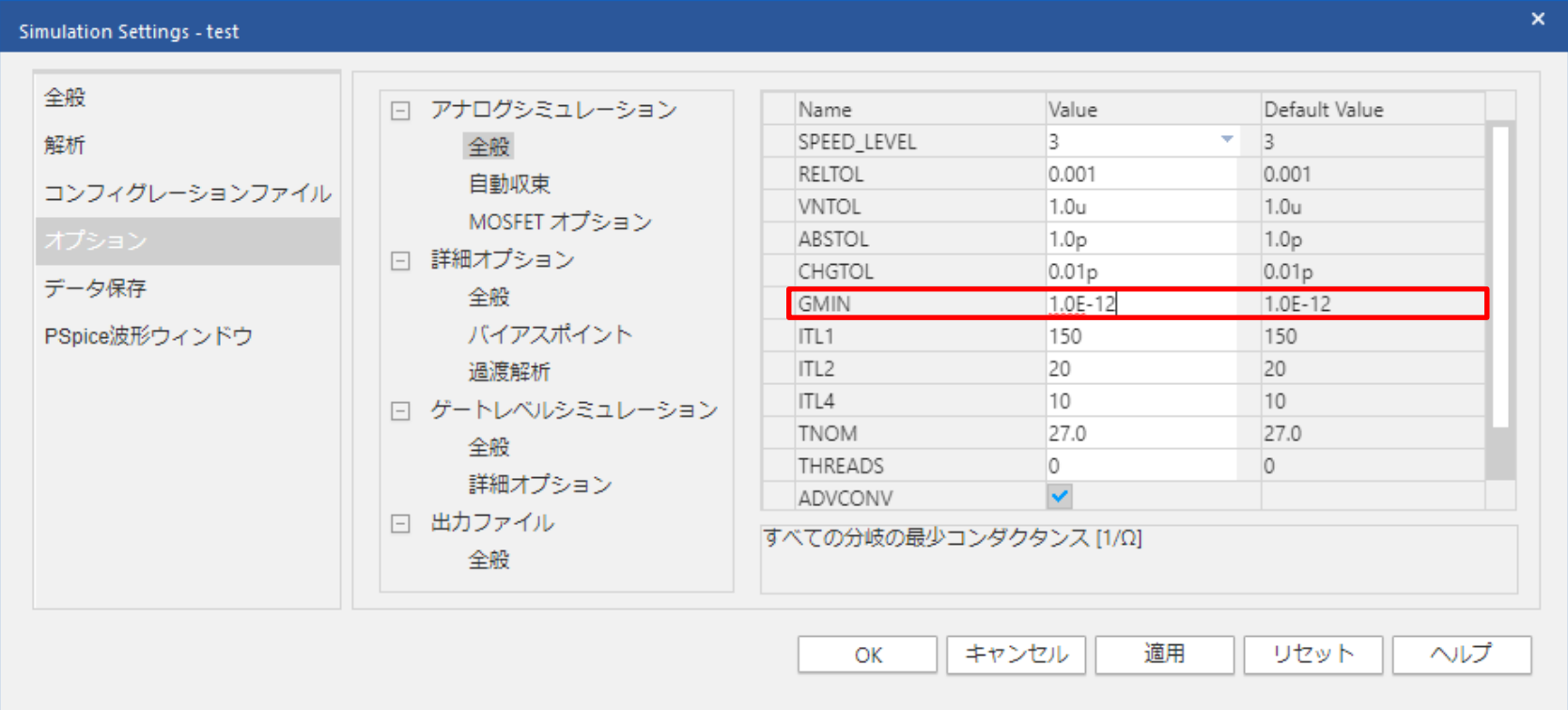
On the right, a table shows the 'NAME' and 'VALUE' for the selected part:

NAME	VALUE
Part Name	CAPACITOR
Part Description	Capacitor (AA Enabled)
Have Symbol	1

Below this, the 'Symbols and Footprints' panel shows a symbol for a capacitor with a value of '1n'.

【PSpice】

- ・ゼロΩ抵抗で回路シミュレーションできるように抵抗0はすべて GMINに置き換えられ、デフォルトは 1.0E-12 が設定されます。



The screenshot shows the 'Simulation Settings - test' dialog box. The 'Options' tab is selected. The 'GMIN' parameter is highlighted with a red box, showing a value of 1.0E-12. The table below lists various simulation parameters and their default values.

Name	Value	Default Value
SPEED_LEVEL	3	3
RELTOL	0.001	0.001
VNTOL	1.0u	1.0u
ABSTOL	1.0p	1.0p
CHGTOL	0.01p	0.01p
GMIN	1.0E-12	1.0E-12
ITL1	150	150
ITL2	20	20
ITL4	10	10
TNOM	27.0	27.0
THREADS	0	0
ADVCONV	<input checked="" type="checkbox"/>	

すべての分岐の最少コンダクタンス [1/Ω]

Buttons: OK, キャンセル, 適用, リセット, ヘルプ

【PCB Designer】

- 多数のDRC結果が発生しているデザインにおいて、コマンドの実行が最大450倍高速化されました。
- Update to Smoothコマンドのパフォーマンスが最大30倍程度高速化されました。
- Moveコマンドのパフォーマンスが最大19倍高速化されました。
- レイヤごとの Shape Parameterのオーバライドのパフォーマンスが高速化されました。
- ネガティブ・レイヤを持つDRCのパフォーマンスが20倍高速化されました。

