



Cadence OrCAD Incremental Release 16.6 #7

2014年7月25日に OrCAD 16.6 QiR#7 をリリースいたしました。

以下に概要をご案内申し上げます。

QiR は、次の大きなベース リリース アップデートまでの 12~18 ヶ月の期間を待つことなく Allegro ユーザーへ有益な新機能を提供する新しいリリース メカニズムです。QiR は現在ご利用の SPB 16.6 最新リリース上にインストールされ、品質、安定性、或いはメソドロジに影響を与えることはありません。リリースされる新機能や性能の多くは、日々のツール利便性や生産性を改善いたします。

OrCAD QiR#7 ハイライト:

Design Authoring (Design Entry HDL)

OrCAD Capture

- 新しいフィジカル・デザインルールチェック(DRC)は、無効なピン番号や、また欠落をチェックすることで、正確な部品ピン番号の割り当てをサポートします。それは、事前に不正確なネットリスト情報が PCB に渡ることを防止します。この DRC は Tcl ベースでカスタマイズが可能です。
- Object Distribution 機能は、等間隔でのオブジェクト配布が可能となるように機能強化されました。
- 階層設計において、BOM_IGNORE がサポートされました。

PSpice

- 大幅なパフォーマンス向上により、シミュレーション中の高速なデバイスの切り替えを可能にします。スイッチを使用したデザインでは、最大5倍のシミュレーション性能の改善が期待できます。
- パフォーマンスのさらなる向上を図るため、シミュレーション中に利用可能なマルチコア数の制限をなくし、また同時に50%デフォルトのマルチスレッド使用率も取り除かれました。これにより PSpice の性能は運用するマシン性能により影響を受けることとなります。
- 収束性の改善により、高い ITL4 値（パフォーマンスを低下させる可能性だけでなく、数値がオーバーフローする可能性を持っていた）の設定による収束エラーの防止策を取る必要性は低減し、より小さい ITL4 値が使用できるようになりました。
- PSpice の新しいヒステリシスコア損失アプリケーションは、ヒステリシス・コア・シミュレーション結果から BH ループ領域を使用して、損失、コア体積、及び動作周波数を算出します。

その他、多数の機能、改良を提供!!

もし上記 QiR #7 の内容にご興味がありましたら、弊社、或いは弊社の正規販売チャネル迄ご連絡下さい。関連する詳細情報のご提供や製品担当エンジニアとの打ち合わせ等、調整させていただきます。もしご使用中の製品ライセンスがメンテナンス・サービスに未加入の場合、この QiR を最大限に活用し設計者の生産性を高めることができるよう、メンテナンス・サービスへの再加入など状況に合わせてベストなご提案を行わせていただきます。（QiR #7 のメニュー等を含む日本語化バージョンのリリースに関しては、別途ご提供準備が整い次第、ご案内申し上げます。現時点でのリリースは英語バージョンのみとなります。）

QiR #8 予告： LED 用の新しい PSpice モデルのアプリケーションをサポート。

